# This Page Is Inserted by IFW Operations and is not a part of the Official Record

# **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- (i•) BLACK BORDERS
  - TEXT CUT OFF AT TOP, BOTTOM OR SIDES
  - FADED TEXT
  - ILLEGIBLE TEXT
  - SKEWED/SLANTED IMAGES
  - COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

### IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

### PATENT ABSTRACTS OF JAPAN

(11)Publication number:

10-070214

(43) Date of publication of application: 10.03.1998

1)Int.CI.

H01L 23/15 CO3C 10/00 CO4B 35/16 H01L 23/13 H01L 23/12 H05K 1/03

1)Application number: 08-227014

2)Date of filing:

28.08.1996

(71)Applicant: KYOCERA CORP

(72)Inventor: YAMAGUCHI KOICHI

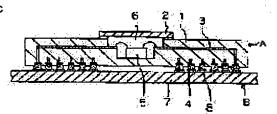
**FURUKUBO YOJI** AZUMA MASAHIKO YONEKURA HIDETO HAMADA NORIAKI

1) WIRING BOARD, PACKAGE FOR ACCOMMODATING SEMICONDUCTOR ELEMENT AND ITS MOUNTING **'RUCTURE** 

#### 1)Abstract:

**COBLEM TO BE SOLVED: To provide a highly reliable semiconductor** ment housing package and the mounting structure thereof which can intain rigid and stable connection for a long period of time the package housing, for an external electric circuit using glass-epoxy resin as an sulator, a wiring board providing a metal wiring layer at the surface or ide of the insulating board having a high thermal expansion characteristic d a semiconductor element having a high thermal expansion aracteristic and housing semiconductor element.

)LUTION: In a wiring board providing a metal wiring layer 3 of Ag at the rface or inside of an insulating board 1 or a package A for housing miconductor element, the insulting board 1 is formed by a sintered body ving the thermal expansion coefficient at 40 to 400°C of 8 to 18ppm/°C tained by sintering a mold body including the glass powder of 20 to 80 lume % including BaO of 10wt.% or more and the filler of 80 to 20 volume ncluding metal oxide of the thermal expansion coefficient of 6ppm at 40 400°C. This insulating board 1 is then mounted, via the connecting rminal 4, by the soldering junction on the external electric circuit board B iere the wiring conductor 8 is deposited on the surface of insulator cluding at least an organic resin.



**GAL STATUS** 

ate of request for examination]

18.07.2000

ate of sending the examiner's decision of rejection] ind of final disposal of application other than the aminer's decision of rejection or application converted gistration]

ate of final disposal for application]

'atent number]

ate of registration]

28.06.2002

lumber of appeal against examiner's decision of

jection]

ate of requesting appeal against examiner's decision of jection]

ate of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

### **JOTICES \***

pan Patent Office is not responsible for any nages caused by the use of this translation.

This document has been translated by computer. So the translation may not reflect the original precisely.

\*\*\* shows the word which can not be translated.

n the drawings, any words are not translated.

### AIMS

.aim(s)]

aim 1] The wiring substrate characterized by the coefficient of thermal expansion in 40-400 degrees C which cinated the Plastic solid which contains the filler in which a coefficient of thermal expansion [ in / for the glass wder with which said insulating substrate contains BaO 10% of the weight or more / 40-400 degrees C ] contains a tallic oxide 6 ppm [/degree C ] or more with 20 - 80 volume % at a rate of 80 - 20 volume %, and was obtained in the ring substrate possessing an insulating substrate and a metallizing wiring layer consisting of a sintered compact which 3-18 ppm/degree C.

aim 2] In a metallizing wiring layer, the insulating substrate in which the connection terminal was arranged, a lid, I the package for semiconductor device receipt possessing the cavity for containing a semiconductor device Said ulating substrate the glass powder which contains BaO 10% of the weight or more at least 20 - 80 volume %, The stic solid which contains the filler in which the coefficient of thermal expansion in 40-400 degrees C contains a tallic oxide 6 ppm [/degree C ] or more at a rate of 80 - 20 volume % is calcinated. The package for semiconductor rice receipt characterized by the coefficient of thermal expansion in obtained 40-400 degrees C consisting of a tered compact which is 8-18 ppm/degree C.

aim 3] the front face of the insulator which contains organic resin at least -- wiring -- an insulating substrate the glass wder which contains BaO 10% of the weight or more at least with 20 - 80 volume % on the external electrical circuit is strate with which covering formation of the conductor was carried out The wiring substrate with which the efficient of thermal expansion in 40-400 degrees C from which the coefficient of thermal expansion in 40-400 degrees alcinated the Plastic solid which contains the filler containing a metallic oxide 6 ppm [/degree C] or more at a rate of - 20 volume %, and was obtained consists of a sintered compact which is 8-18 ppm/degree C, or the package for niconductor device receipt -- said wiring -- the mounting structure characterized by carrying out low attachment ction and coming to mount in a conductor.

anslation done.]

#### **JOTICES \***

pan-Patent-Office-is-not-responsible-for-anymages caused by the use of this translation.

his document has been translated by computer. So the translation may not reflect the original precisely. \*\*\* shows the word which can not be translated.

n the drawings, any words are not translated.

#### TAILED DESCRIPTION

etailed Description of the Invention]

011

eld of the Invention] This invention relates to the wiring substrate possessing a metallizing wiring layer, the package semiconductor device receipt possessing the wiring substrate, and its mounting structure.

02]

escription of the Prior Art Conventionally, a wiring substrate consists of structure where the metallizing wiring layer s arranged in the front face or the interior of an insulating substrate. Moreover, a cavity for the package for niconductor device receipt for holding a semiconductor device, especially semiconductor devices, such as LSI, to d a semiconductor device in the top-face center section of the insulating substrate by which metallizing wiring layers, h as W and Mo, were arranged in that front face and interior, and the connection terminal was arranged in that base which consists of alumina ceramics etc., and an insulating substrate is formed as a typical example using this wiring strate, and the closure of the cavity is airtightly carried out with a lid.

03] Although the number of electrodes formed in a semiconductor device generally also increases so that the degree ntegration of a semiconductor device increases, the number of terminals in the package for semi-conductor receipt ich contains this in connection with this will also increase. However, if there is a limitation also in the number of ctrodes following on increasing and enlarging the dimension of the package itself and a miniaturization is required re at all, it is necessary to make high the formation consistency of the connection terminal in a package.

041 Although the pin grid array (PGA) which connected metal pins, such as covar, to the inferior surface of tongue package is the most common as structure for raising the consistency of the terminal in an old package The quad flat kage of the type by which the gull wing-like (shape of L character) metal pin was recently connected to the tallizing wiring layer drawn by four side faces of a package (QFP), The lead loess chip carrier which equips four side es of a package with an electrode pad, and does not have a lead pin (LCC), Further, there is a ball grid array (BGA) ich has arranged many chip-size packages (CSP) which carried out flip chip mounting of the Si chip, and spherical ninals which become the inferior surface of tongue of an insulating substrate from solder, and BGA is said for isification to be the most possible also in these.

05] the terminal which carried out low attachment of the spherical terminal which becomes a connection pad from material, such as solder, in this ball grid array (BGA) -- constituting -- this spherical terminal -- wiring of an ernal electrical circuit substrate -- a conductor -- installation contact is turned up -- making -- after an appropriate e and said terminal -- the temperature of about 250-400 degrees C -- heating fusion -- carrying out -- a spherical ninal -- wiring -- mounting on an external electrical circuit substrate is performed by making it join to a conductor. cording to such mounting structure, as for the semiconductor device held in the interior of the package for niconductor device receipt, each of that electrode is electrically connected to an external electrical circuit through a tallizing wiring layer and a connection terminal.

oblem(s) to be Solved by the Invention | Ceramics currently used as an insulating substrate in these packages, such as alumina and a mullite, has the high intensity of 200 or more MPas, and moreover, although it is useful, because it is able as a multilayering technique with a metallizing wiring layer etc. The coefficient of thermal expansion of the ated circuit board by which Cu wiring layer was formed in the glass-epoxy insulating layer currently most used indantly as an external electrical circuit substrate with which a package is mounted to the coefficient of thermal ansion being about about 4-7 ppm/degree C is very large in degree C and 11-18 ppm/.

07] Therefore, when a semiconductor device is held in a wiring substrate or the package for semiconductor device eipt and it mounts in a printed circuit board etc. after an appropriate time, if the heat emitted at the time of actuation a semiconductor device is repeatedly impressed to both an insulating substrate and a printed circuit board, the big rmal stress resulting from the differential thermal expansion of said insulating substrate and printed circuit board will cur. When the number [in / in this thermal stress / a package ] of terminals is 300 or less, it is uninfluential, but that rmal stress becomes large as the number of terminals exceeds 300 or the size of a package is enlarged.

108] therefore, the repeat of actuation of a semiconductor device, and a halt -- thermal stress -- the periphery section the connection pad under an insulating substrate, and wiring of an external electrical circuit substrate -- the junction erface of a conductor and a terminal -- act -- that a connection pad exfoliate from an insulating substrate \*\*\*\* -- a minal -- wiring -- it exfoliated from the conductor and had the fault of the ability not to make stability carry out ctrical installation of a wiring substrate or the package to a printed circuit board over a long period of time.

109] Then, since coefficients of thermal expansion differ greatly primarily in a conventional alumina and a ventional mullite, even if it changes a presentation etc., it is very difficult [it], although it can consider making the efficient of thermal expansion of a printed circuit board.

- on the other hand, the insulating substrate which consists of crystallized glass has a low dielectric constant, and ce it can form the metallizing wiring layer which consists of low resistors, such as Cu and Ag, it attracts attention as outstanding substrate ingredient which replaces an alumina etc. About this crystallized glass, it is ZnO-aluminum2 -SiO2 in JP,63-117929,A. Making the crystal of silicic acid zinc, cordierite, or zinc \*\*\*\*\*\* generate, and controlling oefficient of thermal expansion by control of heat treatment conditions using system glass, is proposed. However, it s difficult to be stabilized and to control a coefficient of thermal expansion by this crystallized glass also with the ne presentation, that a deposit crystal phase tends to change with differences of few heat treatment conditions, and it s what lacks in mass-production nature.
- 11] Moreover, it sets to JP,62-226855,A and is BaO-aluminum2 O3-SiO2. The low-temperature baking porcelain stituent for multilayer substrates using system glass is proposed. However, since the constituent used in this official ort consists of only glass, anti-chip box reinforcement is low, a coefficient of thermal expansion cannot be borne h less than [7x10-6/degree C] at the stress generated at the time of mounting to a printed circuit board since it is 7, but poor mounting is produced.
- Therefore, this invention aims at offering the package for semiconductor device receipt and its mounting acture of the high-reliability which can maintain the connection condition firmly stabilized [ package / the wiring a strate which possesses a metallizing wiring layer the front face or inside an insulating substrate, and / with which it a high-temperature expansion property, and a semiconductor device was contained / for semiconductor device eipt ] over a long period of time in a glass-epoxy resin etc. to the external electrical circuit which uses as an insulator. hich has a high-temperature expansion property ]
- eans for Solving the Problem] As a result of repeating examination to the above-mentioned trouble, this invention sons as an insulating substrate If the glass which contains BaO 10% of the weight or more crystallizes in a sintering cess By adding the metallic oxide of a high temperature expansion coefficient as a filler component further, and king burning temperature with a copper metallizing wiring layer adjust burning temperature to this glass, since it has about 11 ppm [/degree C ] high temperature expansion coefficient It resulted in header this invention that the wiring strate which consists of an insulating substrate of the high temperature expansion possessing a copper metallizing ing layer could be manufactured.
- 14] This invention namely, the wiring substrate possessing an insulating substrate and a metallizing wiring layer and insulating substrate in the package for semiconductor device receipt BaO is used as a principal component and they B-2 O3 and SiO2. The glass powder containing at least one sort 20 80 volume %, The coefficient of thermal ransion in 40 degrees C 400 degrees C which calcinated the Plastic solid which contains the filler in which the afficient of thermal expansion in 40 degrees C 400 degrees C contains a metallic oxide 6 ppm [/degree C] or more rate of 80 20 volume % constitutes with the sintered compact which is 8-18 ppm/degree C.
- 15] moreover, the front face of the insulator which contains organic resin at least according to this invention -ing -- the package for semiconductor device receipt and wiring substrate which have the above-mentioned glass
  amic sintered compact as an insulating substrate on the external electrical circuit substrate with which covering
  mation of the conductor was carried out -- a connection terminal -- minding -- wiring of the circuit board -- low
  1chment junction is carried out and it is mounted in a conductor.
- nbodiment of the Invention] Hereafter, this invention is explained to a detail based on the accompanying drawing ich shows one example. <u>Drawing 1</u> and <u>drawing 2</u> are drawings showing one example of the package for

niconductor device receipt and mounting structure of the BGA mold in this invention, this package makes idamental structure the so-called wiring substrate with which the metallizing wiring layer was arranged in the front e or the interior of an insulating substrate, A shows the package for semiconductor device receipt, and B shows an ernal electrical circuit substrate, respectively.

117] The package A for semiconductor device receipt is constituted by an insulating substrate 1, a lid 2, the tallizing wiring layer 3, and the connection terminal 4, and an insulating substrate 1 and a lid 2 form the cavity 6 for lding a semiconductor device 5 in the interior airtightly. And adhesion immobilization of the semiconductor device 5 carried out through adhesives, such as glass and resin, at an insulating substrate 1 within a cavity 6.

118] Moreover, the metallizing wiring layer 3 is arranged in the front face and the interior of an insulating substrate 1, 1 it is arranged so that it may connect with a semiconductor device 5 and the connection terminal 4 formed in the erior surface of tongue of an insulating substrate 1 electrically. According to the package of drawing 1, letter minal of projection 4b to which the connection terminal 4 changes from low material, such as solder (tin lead alloy), ough connection pad 4a is attached. This letter terminal of projection 4b is formed spherical or by arranging low umn-like material in connection pad 4a, or printing low material on connection pad 4a with screen printing.

119] on the other hand -- the external electrical circuit substrate B -- an insulator 7 and wiring -- it is constituted by conductor 8, and an insulator 7 consists of an ingredient which contains organic resin at least, the coefficient of rmal expansion in 40-400 degrees C specifically consists of an insulating material which is 12-16 ppm/degree C like

ss-epoxy system composite material, and, generally a printed circuit board etc. is used. moreover, wiring formed in front face of this substrate B -- a conductor 8 is the point of the adjustment of a coefficient of thermal expansion th an insulator 7, and right electrical conductivity, and usually consists of metallic conductors, such as Cu, Au, minum, nickel, and Pb-Sn.

120] In order to mount the package A for semiconductor device receipt in the external electrical circuit substrate B ter terminal of projection 4b of insulating-substrate 1 inferior surface of tongue of Package A -- wiring of the external ctrical circuit substrate B -- by carrying out installation contact on a conductor 8, and heating at the temperature of out 250-400 degrees C after an appropriate time the letter terminal of projection 4b itself which consists of low terial, such as solder, -- fusing -- wiring -- it is mounted on the external electrical circuit substrate B by joining to a nductor 8, this time -- wiring -- in order to make easily connection by low material with letter terminal of projection in the front face of a conductor 8, it is desirable to carry out covering formation of the low material.

Moreover, what carried out low attachment of the spherical terminal 9 which consists of a refractory material to mection pad 4a as said connection terminal as other examples as shown in <u>drawing 3</u> by the low melting point low terial 10 is applicable. It is required to be high-melting, and when the low material for low attachment consists of der of the low melting point of 60 % of the weight of 40 % of the weight-Sn of Pb(s), a spherical terminal is a stituted from the low melting point low material by which this refractory material is used for low attachment by the h-melting solder of 10 % of the weight of 90 % of the weight-Sn of Pb(s), and metals, such as Ag, Cu, nickel, minum, Au, Pt, and Fe.

122] this configuration -- setting -- the spherical terminal 9 of insulating-substrate 1 inferior surface of tongue of ckage A -- wiring of the external electrical circuit substrate B -- installation contact is carried out on a conductor 8 -- king -- after an appropriate time and the spherical terminal 9 -- the low material 11, such as solder, -- wiring -- a aductor 8 can be made to be able to paste and it can mount on the external electrical circuit substrate B. Moreover, a nnection terminal may be connected to an external electrical circuit substrate, using an Au-Sn alloy as low material of low melting point, and a column-like terminal may be further used for the above-mentioned spherical terminal tead.

Next, the mounting structure to the external electrical circuit substrate B of the lead loess chip carrier (LCC) old package C is explained to drawing 4. In addition, in drawing 4, the same sign was given about the same member drawing 1. The metallizing wiring layer from which the metallizing wiring layer 3 separately connected with the ctrode of a semiconductor device was drawn by four side faces of an insulating substrate 1, and was drawn by the e face constitutes the connection terminal 4 from a package C in drawing 4. Moreover, according to this package C, order to prevent electromagnetic wave disorder, it fills up with an epoxy resin etc. in the cavity 6 which contains a niconductor device 5, and the cavity is sealed with the lid 12 which consists of conductive resin. Moreover, the nductive layer 13 for a ground is formed in the base of Package C.

)24] for mounting this package C in the external electrical circuit substrates B, such as a printed circuit board, -- the nnection terminal 4 of insulating-substrate 1 side face of Package C -- wiring of the external electrical circuit ostrate B -- on a conductor 8, installation contact is carried out and it connects electrically by low material etc. this 1e -- the connection terminal 4 -- wiring -- it is for making connection by low material in the front face of a conductor

easily, and it is desirable to put low material, respectively.

25]-(Quality-of the material of an insulating substrate) According to this invention, it is important that the coefficient thermal expansion in the temperature requirement the insulating substrate 1 of whose is 40-400 degrees C consists of intered compact which is [degree C] 9-14 ppm/degree C especially 8-18 ppm /as a package for semiconductor vice receipt mounted in the front face of such an external electrical circuit substrate B. This eases generating of ermal stress by the differential thermal expansion with the external electrical circuit substrate B mentioned above. If it important, and this coefficient of thermal expansion is smaller than degree C in 8 ppm /or larger than degree C in 18 m /in order to maintain the electrical installation condition of the external electrical circuit substrate B and Package A the condition with a good rear spring supporter at a long period of time Thermal stress resulting from a differential ermal expansion cannot become large, and neither can prevent that the electrical installation condition of the external etrical circuit substrate B and Package A gets worse.

)26] In addition, it will follow on the coefficient of thermal expansion of an insulating substrate becoming large in gree C and 8-18 ppm /, and a differential thermal expansion with the semiconductor device which uses Si as a ostrate will become large conversely. Therefore, it is required to choose the binder to the insulating substrate of a niconductor device suitably as a binder, so that a semiconductor device may not exfoliate by the differential thermal pansion. It is desirable to paste up desirably with the flexible ingredient which can buffer the differential thermal pansion, for example, organic system binders, such as an epoxy system and a polyimide system, and the thing which

ended metals, such as Ag, with this depending on the case are used suitably.

)27] As a sintered compact which constitutes the insulating substrate which has such a high temperature expansion efficient according to this invention, BaO is used as a principal component and they are B-2 O3 and SiO2. 80-20 lume % The sintered compact which comes to calcinate the Plastic solid to include constitutes 20 - 80 volume % and iller component for the glass (it may be hereafter called BaO system glass) containing at least one sort. In addition, as O system glass, it is desirable that it is crystalline glass. crystalline glass -- a sintering process -- setting -- glass -en when it is independent, the property to deposit a crystal phase, or the property which can react with glass and a er and can generate a crystal phase is provided.

128] Having limited the amount of this BaO system glass and a filler component to the above-mentioned range will ed to calcinate at an elevated temperature, without [ with few above-mentioned amounts of glass components than 20 lume %] the ability carrying out liquid phase sintering, if in other words there are more filler components than 80 lume %, and in metallizing coincidence baking, metallizing will fuse it in that case. since [ moreover, / that there is re crystalline glass than 80 volume % ] sintering initiation temperature becomes low while the property of a sintered mpact will be greatly dependent on the property of crystalline glass and control of a material property will become ficult, if in other words there are few filler components than 20 volume % -- wiring -- the problem that coincidence king cannot be carried out with a conductor arises. Moreover, the cost of a raw material also becomes high. )29] Moreover, when it means containing using the amount of BaO(s) as a principal component 50% of the weight or re in glass in the BaO system glass of an insulating substrate and there are few these amounts of BaO(s) than the ove-mentioned range, a coefficient of thermal expansion becomes lower 8 ppm /than degree C, and it is SiO2. It is cause it permutes and burning temperature also becomes high. Especially the amount of BaO(s) has 60 - 99 desirable of the weight or more. Moreover, in BaO system glass, it is B-2 O3 in Above BaO. And SiO2 At least one sort is luded. These are components which the low-temperature-sintering nature as glass is promoted, and it reacts omponents ] with BaO and promote crystallization, and are SiO2. And at least one of B-2 O3 sorts is included at 1 -% of the weight of a rate. in addition -- as the constituent of glass -- ZnO and aluminum 2O3 etc. -- 10 or less % of weight -- it comes out comparatively and contains. moreover, this BaO system glass -- a sintering process -stallizing -- BaAl2 Si 208 Or BaSi 205 and BaB2 Si 208 etc. -- it is desirable that it is that in which the crystal ase which contains Ba and Si at least deposits.

)30] Furthermore, as for especially the surrendering point of the above-mentioned BaO system glass, it is desirable it it is 400-650 degrees C 400 degrees C - 800 degrees C. Although this adds binders for shaping, such as organic in, when fabricating the mixture which consists of glass and a filler Since sintering will be started at temperature with stalline low glass if it is required in order to aim at matching of the baking conditions of an insulating base and tallizing calcinated by coincidence, and a surrendering point is lower than 400 degrees C while removing this binder iciently For example, in order that coincidence baking with metallizing whose sintering initiation temperature, such Ag and Cu, is 600-800 degrees C cannot be performed and the eburnation of a Plastic solid may begin at low nperature, a binder is because it results in stopping being able to carry out decomposition vaporization, and a binder mponent remaining, and affecting a property. Since it will be hard coming to sinter on the other hand if a surrendering int is higher than 800 degrees C and a crystalline glass content will not be made [ many ], and expensive crystalline

iss is needed in large quantities, the cost of a sintered compact will be raised.

)31] As for this filler component, it is desirable to adjust that amount suitably according to the surrendering point of 'stalline glass. That is, when the surrendering point of crystalline glass is as low as 400 degrees C - 650 degrees C, ce the degree of sintering in low temperature increases, the content of a filler has comparatively much 50 - 80 volume and can be blended. On the other hand, when the surrendering point of crystalline glass is as high as 650 degrees C -O degrees C, since a degree of sintering falls, it is desirable [ the content of a filler ] for 20 - 50 volume % to blend

132] Contraction initiation temperature is 700 degrees C or less, and above 850 degrees C, the above-mentioned BaO item glass used in this invention cannot be fused, and cannot carry out coincidence baking of it with metallizing ring layers, such as copper, etc. filler additive-free. However, the liquid phase for carrying out liquid phase sintering the filler component to a deposit of a crystal can be made to form in burning temperature by mixing a filler at a rate 20 - 80 volume %. Moreover, since the contraction initiation temperature of the whole Plastic solid can be raised, tching of coincidence baking conditions with metallizing wiring layers, such as copper used by adjustment of the tent of this filler, can be aimed at. Moreover, in order to lower raw material cost, it is desirable to decrease the ntent of expensive crystalline glass.

133] For example, since baking of these metallizing produces a metallizing wiring layer at 600-1000 degrees C when nainly constitutes one sort in Ag, Cu, and Au, in order to perform coincidence baking, the surrendering point of stalline glass is 400 degrees C - 650 degrees C, and, as for the content of a filler, it is desirable that it is 50 to 80 lume %. Moreover, the cost of a sintered compact can also be reduced by reducing the loadings of crystalline glass

134] Moreover, the coefficient of thermal expansion in 40 degrees C - 400 degrees C after baking of BaO system ss is required also for 6-18 ppm /being [ degree C ] 7-13 ppm/degree C especially. A differential thermal expansion h a filler will arise and this will cause [ of the reinforcement of a sintered compact ] a fall, if a coefficient of thermal pansion deviates from the above-mentioned range. Moreover, the coefficient of thermal expansion of a filler becomes ficult [ it / to carry out / ppm / // less than 6 / degree C / the coefficient of thermal expansion of a sintered compact in

135] As BaO system glass with which are satisfied of the above-mentioned property BaO-aluminum2 O3-SiO2 A tem and BaO-SrO-aluminum2 O3-SiO2 System, BaO-aluminum2 O3-B-2 O3-SiO2 A system and BaO-CaOminum2 O3-SiO2 System, BaO-CaO-aluminum2 O3-B-2 O3-SiO2 A system and BaO-MgO-ZnO-B2 O3-SiO2 A tem and BaO-CaO-ZnO-MgO-aluminum2O3-SiO2 A system and BaO-Na2 O-K2 O-SiO2 The glass of a system etc.

136] After the mixture of this crystalline glass and filler adds a suitable organic resin binder, it is calcinated after ricating in the configuration of arbitration in the shape of a sheet by the desired shaping means, for example, a doctor

de, the rolling-out method, the die press, etc.

137] In baking, the binder component blended for shaping is removed first. although removal of a binder is performed he atmospheric-air ambient atmosphere around 700 degrees C -- wiring -- when using Cu as a conductor, it is carried in the 100-700-degree C nitrogen-gas-atmosphere mind containing a steam. Since removal of a binder will become ficult if it is desirable at this time that it is about 700-850 degrees C as for the contraction initiation temperature of a stic solid and this contraction initiation temperature is lower than this, it is necessary to control, as the property, ecially the surrendering point of crystalline glass in a Plastic solid were mentioned above.

138] Baking is performed in a 850 degrees C - 1300 degrees C oxidizing atmosphere, and, thereby, eburnation is ried out to 90% or more of relative density. If the burning temperature at this time is lower than 850 degrees C, irnation cannot be carried out, but if 1300 degrees C is exceeded, a metallized layer will fuse by coincidence baking h a metallizing wiring layer. however, wiring -- when using Cu as a conductor, it is carried out in 850-1050-degree C

1-oxidizing atmospheres, such as nitrogen. 139] Thus, in the produced glass ceramic sintered compact, the crystal phase generated from crystalline glass, the stal phase generated by the reaction of crystalline glass and a filler, or the crystal phase which the filler component composed and generated exists, and a glass phase exists in the grain boundary of these crystal phases. It is desirable a crystal phase 6 ppm [/degree C ] or more to deposit [ the coefficient of thermal expansion in at least 40-400 rees C] as a crystal phase which deposits, when raising the coefficient of thermal expansion of the whole sintered

[40] Such a coefficient of thermal expansion as a crystal phase 6 ppm [/degree C ] or more A cristobalite (SiO2), artz (SiO2), tridymite (SiO2), Forsterite (2 MgO-SiO2), a spinel (MgO-aluminum 2O3), Wollastonite (CaO-SiO2), onty Celanar Ito (CaO-MgO-SiO2), Nepheline (Na2 O-aluminum 2O3 and SiO2), lithium silicate (Li2 O-SiO2), A

)PU side (CaO-MgO and 2SiO2), a MERUBI night (3 CaO-MgO and 2SiO2), An AKERU dynamite (2 CaO-MgO 12SiO2), a magnesia (MgO), An alumina (aluminum 2O3), nepheline (Na2 O-aluminum 2O3 and 2SiO2), \*\*\*\*\*\* a2 O-aluminum2 O3 and 4SiO2), car Welsh onion AITO (Na2 O-aluminum2 O3 and 2SiO2), Enstatite (MgO-SiO2), ic-acid magnesium (2MgO and B-2 O3), At least one or more sorts chosen from the group of celsian (BaOminum2 O3 and 2SiO2), B-2 O3, 2MgO and 2SiO2, Ghana Ito (ZnO-aluminum 2O3), and petalite (LiAlSi 4O10) are ntioned. A crystal phase 8 ppm [/degree C] or more is good also especially in these. Moreover, in the aboventioned filler, the coefficient of thermal expansion of the last sintered compact may exceed degree C in 18 ppm /by addition. In that case, it is required to mix a coefficient of thermal expansion with a small filler, and to control a efficient of thermal expansion suitably.

141] Moreover, in order to manufacture the wiring substrate and package which arranged the metallizing wiring layer ich consists of one or more sorts in Ag, Cu, nickel, Pd, and Au by using the above-mentioned sintered compact as an ulating substrate The suitable organic binder for the raw material powder which consists of crystalline glass which s mentioned above and the filler for constituting an insulating substrate, While carrying out addition mixing of a sticizer and the solvent and making a slurry object, this slurry object is produced with a green sheet (raw sheet) by opting a doctor blade method and the calendering roll method. And printing spreading of the metal paste which ried out addition mixing and obtained the organic binder, the plasticizer, and the solvent to suitable metal powder as metallizing wiring layer 3 and a connection pad is carried out with the screen printing of the common knowledge to d green sheet at a predetermined pattern. moreover, suitable for said green sheet depending on the case -- it is pierced I processed, a through hole is formed and it is filled up with a metallizing paste also in this hole. And the package of ltilayer structure can be obtained by carrying out two or more sheet laminating of these green sheets, and carrying coincidence baking of a green sheet and the metallizing.

1421 cample] Hereafter, a still more concrete example explains this invention.

example 1 crystallinity glass, it is 15%BaO-25%ZnO-45%P2 O5-10%aluminum2 O3-5% SiO2 (the coefficient of rmal expansion of 10 ppm/degree C, 500 degrees C of surrendering points) at \*\* weight ratio.

It is 20%BaO-5%aluminum2 O3-10%Na2 O-10%K2 O-55%SiO2 (the coefficient of thermal expansion of 10 n/degree C, 650 degrees C of surrendering points) at a weight ratio.

It is 25%BaO-10%aluminum2 O3-5%B-2 O3-60% SiO2 (the coefficient of thermal expansion of 8 ppm/degree C, ) degrees C of surrendering points) at a weight ratio.

It is 25%BaO-2%aluminum2 O3-1%B-2 O3-72% SiO2 (the coefficient of thermal expansion of 8 ppm/degree C, 850 rees C of surrendering points) at a weight ratio.

the glass of three sorts of \*\* is prepared and it is shown in Table 1 to this glass, it is forsterite (2 MgO-SiO2, efficient of thermal expansion of 10 ppm/degree C) as a filler component.

artz (SiO2, coefficient of thermal expansion of 15 ppm/degree C)

stobalite (SiO2, coefficient of thermal expansion of 20 ppm/degree C)

alite (LiAlSi 4010, coefficient of thermal expansion of 8 ppm/degree C)

O (coefficient of thermal expansion of 9 ppm/degree C)

pheline (Na2 O-aluminum 2O3 and 2SiO2, coefficient of thermal expansion of 10 ppm/degree C)

illite (3aluminum2 O3 and 2SiO2, coefficient of thermal expansion of 4 ppm/degree C)

ımina (aluminum 203, coefficient of thermal expansion of 7 ppm/degree C)

eighing capacity mixing was carried out so that it might become the preparation presentation shown in the \*\*\*\*\*\*\* le 1. After grinding this mixture, after adding the organic binder and fully mixing, the Plastic solid with a ifiguration of 3.5x3.5x15mm was produced by the 1 shaft pressing method, after carrying out debinder processing of 3 Plastic solid in 700-degree C atmospheric air, it calcinated at 650-1200 degrees C in atmospheric air, and the tered compact was produced.

143] Next, the coefficient of thermal expansion of 40-400 degrees C was measured to the sintered compact obtained mentioned above, and it was shown in Table 1. Moreover, the sintered compact was processed into 2mm in the meter of 60mm, and thickness, and specific inductive capacity and dielectric loss were searched for by the technique IISC2141. Measurement was performed using the LCR meter (Y. H.P4284A), the electrostatic capacity in 25 degrees vas measured on the conditions of 1MHz and 1.0Vrsm, and the specific inductive capacity in 25 degrees C was asured from this electrostatic capacity.

144] Next, using each raw material constituent in Table 1, as a solvent, acrylic resin was used as toluene, isopropyl ohol, and a binder, DBP (dibutyl phthalate) was used as a plasticizer, and the green sheet with a thickness of 500 crometers was produced with the doctor blade method.

Moreover, it formed so that a through hole might be formed in the predetermined part of a green set and the inside of a through hole might finally be exposed to the inferior surface of tongue of a substrate, and it was ed up with the Ag-Pt metallizing paste also in the through hole. And performing alignment of a through hole, the sixet laminating was carried out and the green sheet with which the metallizing paste was applied was stuck by

146] this layered product -- at 700 degrees C, it calcinated after the debinder in atmospheric air, the metallizing wiring er and the insulating substrate were calcinated to coincidence in atmospheric air with each burning temperature, and wiring substrate for a package was produced. At this time, melting of a metallized layer and evaluation about poor tering were performed to Ag metallized layer by coincidence baking.

Next, the connection pad which forms a crevice in the part connected to the inferior surface of tongue of a wiring strate in a through hole, and consists of Ag-Pt metallizing was produced. And the connection terminal which consists solder (40 - 90% of 60 - 10%-lead of tin) as shown in the connection pad at <u>drawing 1</u> was attached. In addition, a mection terminal is 2 1cm. It formed in the whole inferior surface of tongue of a wiring substrate by the consistency hit 30 terminal.

148] The printed circuit board in which the conductor was formed is prepared. wiring with which the coefficient of rmal expansion in 40-800 degrees C which consists of glass-epoxy group plates becomes the front face of the ulator which is 13 ppm/degree C from copper foil on the other hand -- the above-mentioned wiring substrate for a kage -- wiring on a printed circuit board -- the connection terminal of the insulating substrate for a package is meeted with a conductor -- as -- alignment -- carrying out -- this -- N2 It heat-treated for 3 minutes at 260 degrees C he ambient atmosphere, and the wiring substrate for a package was mounted in the printed circuit board front face. connection terminal which consists of solder of the wiring substrate for a package by this heat treatment -- melting -- ing of a printed circuit board -- it was checked that it had connected with the conductor electrically.

49] (Thermal cycling test at the time of mounting) It is a maximum of 1000 cycle \*\*\*\*\*\*\*\*, using maintenance 15 minute / 15 minutes as 1 cycle for a test sample at the thermostat which controlled what mounted the wiring strate for a package in the printed circuit board front face as mentioned above by the atmospheric ambient nosphere in each temperature of -40 degrees C and 125 degrees C. every [ and ] cycle -- wiring of a printed circuit and -- the number of cycles until it measures the electric resistance of a conductor and the wiring substrate for a kage and change appears in electric resistance was shown in Table 1.

ıble 1]

a l		組成	(体積%)		松體		<b>建筑</b>	形式本	觀		20h	
la.	婷	rt:	フィラー			(C)_			×10-1		(回)-	
		_			7CA	850	12.6	6.3	30	良好	>1000	
1			戏似行仆	50	750	650	12.1	5.5	29	がび 焼	环良	
2		00		_	400		11,2	6.8	25	良好	>1000	
_3	_	-	かりかり		750	950	12.2	6.7	16	缺	>1000	
4	0	30	湖沙	88	720	950	14.2	u, i				
5	0	33	硼剂	62	700	950	12.9	7.1	31	良好	>1000	
: 6	0	50	辨剂	<del>1</del> 8	820	900	6,0	6.9	46	良好	200	
: 7	0	85	72-7	15	500	700_	9.1	5.7	21	が仏知		
-8	0	50	93-7	50	700	850	17.5	5.0	49	良好	>1000	
9	ā	15	71-7	85	1200	1200	機能化不足のため測定せず					
10	Ō	45	猫	47 8	790	950	13,2	5.7	57	段紀	>1000	
11	0	45	クリストノライト	55	700	950	17.5	5,0	51	良好	>1000	
12	ā	45	グラストナイト	55	750	950	12,5	6.3	31	良好	>1000	
13	ā	45	1971	55	690	850	10,5	7.0	56	段好	>1000	
14	0	45	マグネンパ	55	760	900	12,2	5.5	35	段好	>1000	
15	+-	85	ネフェリン	15	460	700	12,3	6.1	30	がば焼	超良_	
:16	+=-	50	4 <del>7</del> /1	50	720	960	6.1	5.7	37	良好	200	
17	+	80	フォルステライト	20	750	850	12,2	7.2	32	段好	>1000	
18	+	85	92-91	15	580	850	12.4	5,5	26	ガバ 焼	<b>詩不良</b>	
19	+=	80	41-7	40	730	900	26,0	6.4	37	良好	300	
20	<del>-</del>	56	貓	<b>35</b>	730	900	17.3	6.9	37	良好	>1000	
21	2	75	烈沙河	18	700	850	18.0	6.8	34	良好	>1000	
22	2	75	ワラストナイト	25	630	850	12,5	7.1	40	良好	>1000	
23	2	75	14711	25	600	850	10.3	6,6	36	良好	>1000	
24	+=		7/12/7	25	640	850	11,8	7.6	37	良好	>1000	
25			戏的	25	690	850	11,5	6.9	35	良好	>1000	
2	3	90	+	10	650	850	12.1	5.7	21_	炒水 燒結不良		
2	+=		+	25	730	900	12.7	5,5	19	良好	>1000	
22	-		+***	40	760	910	13.2	5,2	18	良好	>1000	
== 28	+=		+	20	700	900	12,5	6.1	20	良好	>1000	
3	<del></del>		<del></del>	25	760	910	13.0	6.0	18	良好	>1000	
			MAN DEL	ANS.	龙云十							

日は本が明の範囲外の試験を示す。

151] A precise sintered compact could not be obtained, porcelain carried out eburnation at low temperature, tallizing was not sintered and coincidence baking of it was not able to be carried out in sample No.2 exceeding 80 lume %, and 7, 15, 18 and 26 sample No.9 with few contents of glass than 20 volume % so that more clearly than ble 1. Moreover, even if the glass content was suitable, in the thermal cycling test, resistance change arose in 200 to 3 cycle sample No.6 to which the coefficient of thermal expansion of a sintered compact deviates from degree C in 8ppm /, and 16 and 19 with combination with a filler.

052] on the other hand -- the wiring substrate for a package which coincidence baking of Ag-Pt metallizing also has nis invention article which is 8-18 ppm/degree C] the good coefficient of thermal expansion of the sintered compact optimum dose, and the glass content produced using this -- rising-and-falling-temperature 1000 cycle after -- wiring a printed circuit board -- electric resistance change was not seen at all between the conductor and the wiring substrate

a package, but has maintained the very stable and good electrical installation condition to it.

ffect of the Invention] As explained in full detail above, when it mounts in external electrical circuit substrates, such a printed circuit board with a large coefficient of thermal expansion, according to the wiring substrate of this ention, and the package for semiconductor device receipt, stress generating resulting from the difference of both efficient of thermal expansion is controlled, and it becomes possible to carry out electrical installation of a package I the external electrical circuit correctly and firmly over a long period of time. And the mounting structure of the iable package which can respond to many pin-ization by enlargement of a semi-conductor circuit element enough is

)54] Furthermore, since coincidence baking with metallizing, such as copper, is possible, a quality and cheap wiring

istrate and the package for semiconductor device receipt can be offered.

anslation done.]

an Patent Office is not responsible for any ages caused by the use of this translation.

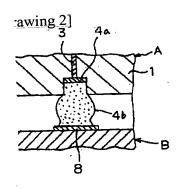
his document has been translated by computer. So the translation may not reflect the original precisely.

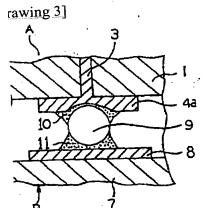
\*\*\* shows the word which can not be translated.

1 the drawings, any words are not translated.

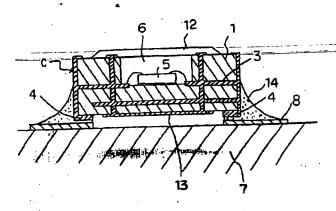
### **AWINGS**

awing 1]
6 2 1 3





rawing 4]



anslation done.]

(19)日本国特許庁 (JP)

# (12)公開特許公報 (A)

(11)特許出願公開番号

### 特開平10-70214

(43)公開日 平成10年 (1998) 3月10日

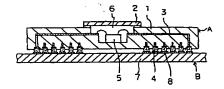
(C1) I-4 C1 6	識別記号		FI			技術表示箇所
(51) Int. Cl. <sup>6</sup> H O 1 L 23/15	<b>開かり10に、2</b>	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	H01L	23/14		С
C03C 10/00			C 0 3 C	10/00		
C04B 35/16			H05K	1/03	610	D
H01L 23/13			C 0 4 E	35/16		Z
23/12			H01L			C
20, 12		審查請求	未請求 請求項	の数3	OL(全9頁	<ul><li>() 最終頁に続く</li></ul>
(01) 川岡平耳	<b>────────────────────────────────────</b>		(71)出願人	0000066	633	
(21)出願番号	<b>村原一〇 221011</b>				株式会社	
(22)出願日	平成8年(1996)8	月28日		京都府	京都市山科区東野	予北井ノ上町5番地
(22) Шия П	1 7,00 1 (0000)			の22		
			(72)発明者	山口		ملاحلة والمراجعة
						番4号 京セラ株式
		•			合研究所内	
			(72)発明者		: 洋二	740 ±L=#-
						番4号 京セラ株式
			()		合研究所内	
			(72)発明者			1安4年 古セラ株式
						1番4号 京セラ株式
				云任税	洽研究所内	最終頁に続く
			l			

### (54) 【発明の名称】配線基板、半導体素子収納用パッケージおよびその実装構造

### (57)【要約】

【課題】従来の配線基板やパッケージでは、高熱膨張の 有機樹脂を含有する外部電気回路基板に対する実装が長 期安定性に欠けるものであった。

【解決手段】Agなどのメタライズ配線層3を絶縁基板1の表面あるいは内部に配設した配線基板あるいは半導体素子収納用パッケージAにおいて、絶縁基板1をBaOを10重量%以上含有するガラス粉末を20~80体積%と、40~400℃における熱胞張係数が6ppm/で以上の金属酸化物を含むフィラーを80~20体積%の割合で含む成形体を焼成して得られた40~400℃における熱胞張係数が8~18ppm/℃の焼結体によって構成し、これを少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板B上に、接続端子4を介して口ウ付け接合し実装する。



FP03-0179 -00W0-717 '03,10,28

SEARCH REPORT

### 【特許請求の範囲】

【請求項1】絶縁基板と、メタライズ配線層とを具備した配線基板において、前記絶縁基板が、BaOを10重量%以上含有するガラス粉末を20~80体積%と、40~400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80~20体積%の割合で含む成形体を焼成して得られた40~400℃における熱膨張係数が8~18ppm/℃の焼結体からなることを特徴とする配線基板。

【請求項2】メタライズ配線層と接続端子が配設された 絶縁基板と、蓋体と、半導体素子を収納するためのキャ ビティを具備する半導体素子収納用パッケージにおい て、前配絶縁基板が、少なくともBaOを10重量%以 上含有するガラス粉末を20~80体積%と、40~4 00℃における熱膨張係数が6ppm/℃以上の金属酸 化物を含むフィラーを80~20体積%の割合で含む成 形体を焼成して得られた40~400℃における熱膨張 係数が8~18ppm/℃の焼結体からなることを特徴 とする半導体素子収納用パッケージ。

【請求項3】少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板上に、絶縁基板が、少なくともBaOを10重量%以上含有するガラス粉末を20~80体積%と、40~400℃における熱膨張係数が6ppm/℃以上の金属酸化物を含むフィラーを80~20体積%の割合で含む成形体を焼成して得られた40~400℃における熱膨張係数が8~18ppm/℃の焼結体からなる配線基板、あるいは半導体素子収納用パッケージを前記配線導体に口ウ付け接合し実装してなることを特徴とする実装構造。

### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、メタライズ配線層 を具備する配線基板、その配線基板を具備する半導体素 子収納用パッケージおよびその実装構造に関するもので ある。

[0002]

【従来技術】従来、配線基板は、絶縁基板の表面あるいは内部にメタライズ配線層が配設された構造からなる。また、この配線基板を用いた代表的な例として、半導体素子、特にLSI等の半導体素子を収容するための半導体素子収納用パッケージは、その表面および内部にWやMo等のメタライズ配線層が、またその底面に接続端子が配設された、アルミナセラミックス等からなる絶縁基板と、絶縁基板の上面中央部に半導体素子を収容するためのキャビティが形成され、キャビティは蓋体によって気密に封止される。

【0003】一般に、半導体素子の集積度が高まるほど、半導体素子に形成される電極数も増大するが、これに伴いこれを収納する半導体収納用パッケージにおける端子数も増大することになる。ところが、電極数が増大

するに伴いパッケージ自体の寸法を大きくするにも限界があり、より小型化を要求される以上、パッケージにおける接続端子の形成密度を高くすることが必要となる。

2

【0004】これまでのパッケージにおける端子の密度を高めるための構造としては、パッケージの下面にコバールなどの金属ピンを接続したピングリッドアレイ(PGA)が最も一般的であるが、最近では、パッケージの4つの側面に導出されたメタライズ配線層にガルウイング状(L字状)の金属ピンが接続されたタイプのクワッが、(L字状)の金属ピンが接続されたタイプのクワッがフラットパッケージ(QFP)、パッケージの4つの側面に電極パッドを備え、リードピンがないリードレスチップキャリア(LCC)、Siチップをフリップチップ実装したチップサイズパッケージ(CSP)、さらに絶縁基板の下面に半田からなる球状端子を多数配置したボールグリッドアレイ(BGA)等があり、これらの中でもBGAが最も高密度化が可能であると言われている。

【0005】このボールグリッドアレイ(BGA)では、接続パッドに半田などのロウ材からなる球状端子を20 ロウ付けした端子により構成し、この球状端子を外部電気回路基板の配線導体上に載置当接させ、しかる後、前記端子を約250~400℃の温度で加熱溶融し、球状端子を配線導体に接合させることによって外部電気回路基板上に実装することが行われている。このような実装構造により、半導体素子収納用パッケージの内部に収容されている半導体素子はその各電極がメタライズ配線層及び接続端子を介して外部電気回路に電気的に接続される。

[0006]

- 30 【発明が解決しようとする課題】これらのパッケージにおける絶縁基板として使用されているアルミナ、ムライトなどのセラミックスは、200MPa以上の高強度を有し、しかもメタライズ配線層などとの多層化技術として信頼性の高いことで有用ではあるが、その熱膨張係数は約4~7ppm/で程度であるのに対して、パッケージが実装される外部電気回路基板として最も多用されているガラスーエポキシ絶縁層にCu配線層が形成されたプリント基板の熱膨張係数は11~18ppm/でと非常に大きい。
- 40 【0007】そのため、配線基板や半導体素子収納用パッケージに半導体素子を収容し、しかる後、プリント基板などに実装した場合、半導体素子の作動時に発する熱が絶縁基板とプリント基板の両方に繰り返し印加されると前記絶縁基板とプリント基板との熱膨張差に起因する大きな熱応力が発生する。この熱応力は、パッケージにおける端子数が300以下の場合には影響はないが、端子数が300を超えたり、パッケージのサイズが大型化するに従い、その熱応力が大きくなる。

【0008】そのために、半導体素子の作動および停止 50 の繰り返しにより熱応力が絶縁基板下面の接続パッドの 外周部、及び外部電気回路基板の配線導体と端子との接合界面に作用し、接続パッドが絶縁基板より剥離したり、端子が配線導体より剥離したりし、配線基板やパッケージをプリント基板に長期にわたり安定に電気的接続させることができないという欠点を有していた。

【0009】そこで、絶縁基板の熱態張係数をプリント 基板の熱態張係数に整合させることが考えられるが、従 来のアルミナやムライトでは、そもそも熱態張係数が大 きく異なるために、組成等を変えてもプリント基板の熱 膨張係数に整合させるのは非常に難しい。

【0010】これに対して、ガラスセラミックスからなる絶縁基板は、誘電率が低く、CuやAg等の低抵抗体からなるメタライズ配線層が形成できることからアルミナ等に代わる優れた基板材料として注目されている。このガラスセラミックスについて、特開昭63-117929号公報にはZnO-Al2Os-SiO2系ガラスを用いて、熱処理条件の制御によって、建酸亜鉛とコージェライトまたは亜鉛尖小石の結晶を生成させて熱膨張係数を制御することが提案されている。しかし、かかるガラスセラミックスでは、同一の組成でもわずかな熱処理条件の相違により析出結晶相が変化しやすく熱膨張係数を安定して制御することが難しく、量産性に欠けるものであった。

【0011】また、特開昭62-226855号においては、BaO-Al2O3-SiO2系ガラスを用いた多層基板用低温焼成磁器組成物が提案されている。ところがこの公報において用いられる組成物はガラスのみから構成されるために抗折強度が低く、熱膨張係数は7×10-6/℃以下と低いために、プリント基板への実装時に発生する応力に耐えられず、実装不良を生じてしまうものである。

【0012】従って、本発明は、高熱膨張特性を有する 絶縁基板の表面あるいは内部にメタライズ配線層を具備 する配線基板や、高熱膨張特性を有し且つ半導体素子が 収納された半導体素子収納用パッケージをガラスーエポ キシ樹脂等を絶縁体とする外部電気回路に対して、強固 に且つ長期にわたり安定した接続状態を維持できる高信 頼性の半導体素子収納用パッケージ、ならびにその実装 構造を提供することを目的とするものである。

#### [0013]

【課題を解決するための手段】本発明者らは、上記問題点に対して検討を重ねた結果、絶縁基板として、BaOを10重量%以上含有するガラスが焼結過程において結晶化すると、約11ppm/℃の高熱膨張係数を有することから、かかるガラスに対して、さらにフィラー成分として高熱膨張係数の金属酸化物を添加して焼成温度を銅メタライズ配線層との焼成温度に整合させることにより、銅メタライズ配線層を具備する高熱膨張の絶縁基板からなる配線基板を製造できることを見出し本発明に至った。

【0014】即ち、本発明は、絶縁基板とメタライズ配線層とを具備する配線基板や半導体素子収納用パッケージにおける絶縁基板を、BaOを主成分とし、B

4

2 O<sub>3</sub> 、SiO<sub>2</sub> のうちの少なくとも1種を含有するガラス粉末を $20\sim80$ 体積%と、40 $\sim400$  $\sim$ における熱膨張係数が6ppm $\sim$ C以上の金属酸化物を含むフィラーを $80\sim20$ 体積%の割合で含む成形体を焼成した40 $\sim$ 40 $\sim$ 400 $\sim$ 18ppm $\sim$ Cの焼結体により構成したものである。

10 【0015】また、本発明によれば、少なくとも有機樹脂を含む絶縁体の表面に配線導体が被着形成された外部電気回路基板上に、絶縁基板として上記のガラスセラミック焼結体を有する半導体素子収納用パッケージや配線基板を接続端子を介して回路基板の配線導体にロウ付け接合し実装されるものである。

#### [0016]

【発明の実施の形態】以下、本発明を一実施例を示す添付図面に基づき詳細に説明する。図1及び図2は、本発明におけるBGA型の半導体素子収納用パッケージとその実装構造の一実施例を示す図であり、このパッケージは、絶縁基板の表面あるいは内部にメタライズ配線層が配設された、いわゆる配線基板を基礎的構造とするものであり、Aは半導体素子収納用パッケージ、Bは外部電気回路基板をそれぞれ示す。

【0017】半導体素子収納用パッケージAは、絶縁基板1と蓋体2とメタライズ配線層3と接続端子4により構成され、絶縁基板1及び蓋体2は半導体素子5を内部に気密に収容するためのキャビティ6を形成する。そして、キャビティ6内にて半導体素子5はガラス、樹脂等30の接着剤を介して絶縁基板1に接着固定される。

【0018】また、絶縁基板1の表面および内部にはメタライズ配線層3が配設されており、半導体素子5と絶縁基板1の下面に形成された接続端子4と電気的に接続するように配設されている。図1のパッケージによれば、接続端子4は、接続パッド4aを介して半田(錫ー鉛合金)などのロウ材から成る突起状端子4bが取着されている。この突起状端子4bは、球状もしくは柱状のロウ材を接続パッド4aに並べるか、またはスクリーン印刷法によりロウ材を接続パッド4a上に印刷すること により形成される。

【0019】一方、外部電気回路基板Bは、絶縁体7と配線導体8により構成されており、絶縁体7は、少なくとも有機樹脂を含む材料からなり、具体的には、ガラスーエポキシ系複合材料などのように40~400℃における熱膨張係数が12~16ppm/℃の絶縁材料からなり、一般にはプリント基板等が用いられる。また、この基板Bの表面に形成される配線導体8は、絶縁体7との熱膨張係数の整合性と、良電気伝導性の点で、通常、Cu、Au、Al、Ni、Pb-Snなどの金属導体か

50 らなる。

【0020】半導体素子収納用パッケージAを外部電気回路基板Bに実装するには、パッケージAの絶縁基板1下面の突起状端子4bを外部電気回路基板Bの配線導体8上に載置当接させ、しかる後、約250~400℃の温度で加熱することにより、半田などのロウ材からなる突起状端子4b自体が溶融して配線導体8と接合することにより外部電気回路基板B上に実装される。この時、配線導体8の表面には突起状端子4bとのロウ材による接続を容易に行うためにロウ材が被着形成されていることが望ましい。

【0021】また、他の例として、図3に示すように前記接続端子として、接続パッド4aに対して高融点材料からなる球状端子9を低融点ロウ材10によりロウ付けしたものが適用できる。この高融点材料は、ロウ付けに使用される低融点ロウ材よりも高融点であることが必要で、ロウ付け用ロウ材が例えばPb40重量%-Sn60重量%の低融点の半田からなる場合、球状端子は例えばPb90重量%-Sn10重量%の高融点半田や、Ag、Cu、Ni、Al、Au、Pt、Feなどの金属により構成される。

【0022】かかる構成においてはパッケージAの絶縁基板1下面の球状端子9を外部電気回路基板Bの配線導体8上に載置当接させ、しかる後、球状端子9を半田などのロウ材11により配線導体8に接着させて外部電気回路基板B上に実装することができる。また、低融点のロウ材としてAu-Sn合金を用いて接続端子を外部電気回路基板に接続してもよく、さらに上記球状端子に代わりに柱状の端子を用いてもよい。

【0023】次に、図4にリードレスチップキャリア (LCC) 型パッケージCの外部電気回路基板Bへの実装構造について説明する。なお、図4において、図1と同一部材については同一の符号を付与した。図4におけるパッケージCでは、半導体素子の電極と個々に接続されたメタライズ配線層3が絶縁基板1の4つの側面に導出され、側面に導出されたメタライズ配線層が接続端子4を構成している。また、このパッケージCによれば、電磁波障害を防止するために、半導体素子5を収納するキャビティ6内にエポキシ樹脂等が充填され、またキャビティは導電性樹脂からなる蓋体12により密閉されている。また、パッケージCの底面にはアースのための導電層13が形成されている。

【0024】このパッケージCをプリント基板などの外部電気回路基板Bに実装するには、パッケージCの絶縁基板1側面の接続端子4を外部電気回路基板Bの配線導体8上に載置当接させてロウ材等により電気的に接続する。この時、接続端子4は配線導体8の表面にはロウ材による接続を容易に行うためでそれぞれロウ材が被着されていることが望ましい。

【0025】(絶縁基板の材質)本発明によれば、このような外部電気回路基板Bの表面に実装される半導体素

子収納用パッケージとして、その絶縁基板1が40~400℃の温度範囲における熱膨張係数が8~18ppm/℃、特に9~14ppm/℃の焼結体からなることが重要である。これは、前述した外部電気回路基板Bとの熱膨張差により熱応力の発生を緩和し、外部電気回路基板BとパッケージAとの電気的接続状態を長期にわたり良好な状態に維持するために重要であり、この熱膨張係数が8ppm/℃より小さいか、あるいは18ppm/℃より大きいと、いずれも熱膨張差に起因する熱応力が10大きくなり、外部電気回路基板BとパッケージAとの電気的接続状態が悪化することを防止することができない。

6

pm/℃と大きくなるに伴い、Siを基板とする半導体素子との熱膨張差が逆に大きくなってしまう。そのため、接着材としては、半導体素子が熱膨張差により剥離しないように半導体素子の絶縁基板への接着材を適宜選択することが必要である。望ましくは、その熱膨張差を緩衝可能な可撓性の材料により接着することが望ましく、例えば、エポキシ系、ポリイミド系などの有機系接着材や、場合によってはこれにAgなどの金属を配合したものが好適に使用される。

【0026】なお、絶縁基板の熱態張係数が8~18p

【0027】本発明によれば、このような高熱膨張係数を有する絶縁基板を構成する焼結体として、BaOを主成分とし、B2O。、SiO2のうちの少なくとも1種を含有するガラス(以下、BaO系ガラスという場合もある。)を20~80体積%と、フィラー成分を80~20体積%含む成形体を焼成してなる焼結体により構成するものである。なお、BaO系ガラスとしては、結晶の性ガラスであることが好ましい。結晶性ガラスとは、焼結過程において、ガラス単独でも結晶相を析出する性質、あるいはガラスとフィラーと反応して結晶相を生成することのできる性質を具備するものである。

【0028】このBaO系ガラスとフィラー成分の量を上記の範囲に限定したのは、上記ガラス成分量が20体積%より少ない、言い換えればフィラー成分が80体積%より多いと液相焼結することができずに高温で焼成する必要があり、その場合、メタライズ同時焼成においてメタライズが溶融してしまう。また、結晶性ガラスが80体積%より少ないと焼結体の特性が結晶性ガラスの特性に大きく依存してしまい、材料特性の制御が困難となるとともに、焼結開始温度が低くなるために配線導体と同時焼成できないといった問題が生じる。また、原料のコストも高くなる。

【0029】また、絶縁基板のBaO系ガラスにおいて、BaO量を主成分とするとは、ガラス中に50重量%以上含有されることを意味するもので、このBaO量が上記の範囲より少ないと、熱膨張係数が8ppm/℃ より低くなり、SiOzが置換して焼成温度も高くなる

ためである。特にBaO量は $60\sim99$ 重量%以上が望ましい。また、BaO系ガラス中には、上記BaOとともに $B_2O_3$  および $SiO_2$  のうちの少なくとも1種を含む。これらはガラスとしての低温焼結性を促進し、BaOと反応して結晶化を促進させる成分であり、 $SiO_2$  および $B_2O_3$  のうちの少なくとも1種を $1\sim50$ 重量%の割合で含む。その他ガラスの構成成分としては、ZnO、 $Al_2O_3$  等が10重量%以下の割合で含有される。また、このBaO系ガラスは焼結過程で、結晶化して $BaAl_2Si_2O_3$  あるいは $BaSi_2O_3$ 、 $BaB_2Si_2O_3$  等の少なくともBa、Si を含む結晶相が析出するものであることが望ましい。

【0030】さらに、上記BaO系ガラスの屈伏点は4 00℃~800℃、特に400~650℃であることが 望ましい。これは、ガラスおよびフィラーからなる混合 物を成形する場合、有機樹脂等の成形用バインダーを添 加するが、このバインダーを効率的に除去するととも に、絶縁基体と同時に焼成されるメタライズとの焼成条 件のマッチングを図るために必要であり、屈伏点が40 0℃より低いと結晶性ガラスが低い温度で焼結が開始さ れるために、例えばAg、Cu等の焼結開始温度が60 0~800℃のメタライズとの同時焼成ができず、また 成形体の緻密化が低温で開始するためにバインダーは分 解揮散できなくなりバインダー成分が残留し特性に影響 を及ぼす結果になるためである。一方、屈伏点が800 ℃より高いと結晶性ガラス量を多くしないと焼結しにく くなるため、高価な結晶性ガラスを大量に必要とするた めに焼結体のコストを高めることになる。

【0031】このフィラー成分は、結晶性ガラスの屈伏点に応じ、その量を適宜調整することが望ましい。即ち、結晶性ガラスの屈伏点が400℃~650℃と低い場合、低温での焼結性が高まるためフィラーの含有量は50~80体積%の比較的多く配合できる。これに対して、結晶性ガラスの屈伏点が650℃~800℃と高い場合、焼結性が低下するためフィラーの含有量は20~50体積%の比較的少なく配合することが望ましい。

【0032】本発明において用いられる上記BaO系ガラスは、フィラー無添加では収縮開始温度は700℃以下で、850℃以上では溶融してしまい、銅等のメタライズ配線層等とともに同時焼成することができない。しかし、フィラーを20~80体積%の割合で混合することにより焼成温度において、結晶の析出とフィラー成分を液相焼結させるための液相を形成させることができる。また、成形体全体の収縮開始温度を上昇させることができるため、このフィラーの含有量の調整により用いる銅等のメタライズ配線層との同時焼成条件のマッチングを図ることができる。また、原料コストを下げるためには高価な結晶性ガラスの含有量を減少させることが好ましい。

【0033】例えば、メタライズ配線層をAg、Cu、

Auのうちの1種を主として構成する場合、これらのメタライズの焼成は600~1000℃で生じるため、同時焼成を行うには、結晶性ガラスの屈伏点は400℃~650℃であり、フィラーの含有量は50~80体積%であるのが好ましい。また、このように高価な結晶性ガラスの配合量を低減することにより焼結体のコストも低減できる。

【0034】また、BaO系ガラスの焼成後の40℃~400℃における熱膨張係数が6~18ppm/℃、特10に、7~13ppm/℃であることも必要である。これは、熱膨張係数が上記範囲を逸脱するとフィラーとの熱膨張差が生じ、焼結体の強度の低下の原因になる。また、フィラーの熱膨張係数が6ppm/℃未満では、焼結体の熱膨張係数を8~18ppm/℃にすることも困難となる。

【0035】上記の特性を満足するBaO系ガラスとしては、BaO-Al2 Os -SiO2 系、BaO-SrO-Al2 Os -SiO2 系、BaO-Al2 Os -B2 Os -SiO2 系、BaO-CaO-Al2 Os -SiO2 系、BaO-CaO-Al2 Os -SiO2 系、BaO-CaO-Al2 Os -SiO2 系、BaO-CaO-ZnO-B2 Os -SiO2 系、BaO-CaO-ZnO-MgO-Al2Os -SiO2 系、BaO-Na2 O-K2 O-SiO2 系のガラス等が挙げられる。

【0036】この結晶性ガラスとフィラーとの混合物

は、適当な有機樹脂パインダーを添加した後、所望の成形手段、例えば、ドクターブレード、圧延法、金型プレス等によりシート状に任意の形状に成形後、焼成する。 【0037】焼成にあたっては、まず、成形のために配 30 合したパインダー成分を除去する。パインダーの除去は、700℃前後の大気雰囲気中で行われるが、配線導体としてCuを用いる場合には、水蒸気を含有する100~700℃の窒素雰囲気中で行われる。この時、成形体の収縮開始温度は700~850℃程度であることが望ましく、かかる収縮開始温度がこれより低いとパインダーの除去が困難となるため、成形体中の結晶性ガラスの特性、特に屈伏点を前述したように制御することが必要となる。

【0038】焼成は、850℃~1300℃の酸化性雰囲気中で行われ、これにより相対密度90%以上まで緻密化される。この時の焼成温度が850℃より低いと緻密化することができず、1300℃を越えるとメタライズ配線層との同時焼成でメタライズ層が溶融してしまう。但し、配線導体としてCuを用いる場合には、850~1050℃の窒素などの非酸化性雰囲気中で行われる。

【0039】このようにして作製されたガラスセラミック焼結体中には、結晶性ガラスから生成した結晶相、結晶性ガラスとフィラーとの反応により生成した結晶相、

50 あるいはフィラー成分が分解して生成した結晶相等が存

在し、これらの結晶相の粒界にはガラス相か存在する。 析出する結晶相としては、焼結体全体の熱膨張係数を高める上で、少なくとも40~400℃における熱膨張係数が6ppm/℃以上の結晶相が析出することが望ましい。

【0040】 このような熱膨張係数が6 p pm/℃以上 の結晶相としては、クリストバライト(SiOz)、ク ォーツ(SiO₂)、トリジマイト(SiO₂)、フォ ルステライト (2MgO・SiO2)、スピネル (Mg O·Al<sub>2</sub> O<sub>8</sub> )、ウォラストナイト (CaO·SiO 2)、モンティセラナイト(CaO・MgO・Si O2)、ネフェリン(Na2 O・Al2 O3 ・Si O2)、リチウムシリケート(Li2O·SiO2)、 ジオプサイド (CaO・MgO・2SiO2)、メルビ ナイト(3CaO・MgO・2SiO2)、アケルマイ ト (2CaO・MgO・2SiO<sub>2</sub>)、マグネシア (M gO)、アルミナ(Al<sub>2</sub>O<sub>3</sub>)、ネフェリン(Na<sub>2</sub> O・A 12 Os ・ 2 S i O2 )、ひすい (Na2 O・A 12 O<sub>3</sub> ・4 S i O<sub>2</sub> )、カーネギアイト (N a<sub>2</sub> O・ Al<sub>2</sub>O<sub>3</sub>・2SiO<sub>2</sub>)、エンスタタイト (MgO・ SiO<sub>2</sub>)、ホウ酸マグネシウム(2MgO・B 2 O3 )、セルシアン (BaO・Al2 O3 ・2SiO 2 )、B<sub>2</sub> O<sub>3</sub> ・2MgO・2SiO<sub>2</sub>、ガーナイト (ZnO・Al<sub>2</sub>O<sub>3</sub>)、ペタライト(LiAlSi<sub>4</sub> O10) の群から選ばれる少なくとも1種以上が挙げられ る。これらの中でも特に8 p pm/℃以上の結晶相が良 い。また、上記フィラー中には、その添加により最終焼 結体の熱脆張係数が18ppm/℃を越える場合があ る。その場合には、熱膨張係数が小さいフィラーと混合 して熱膨張係数を適宜制御することが必要である。

【0041】また、上記焼結体を絶縁基板として、A g、Cu、Ni、Pd、Auのうちの1種以上からなる メタライズ配線層を配設した配線基板やパッケージを製 造するには、絶縁基板を構成するための前述したような 結晶性ガラスとフィラーからなる原料粉末に適当な有機 バインダー、可塑剤、溶剤を添加混合して泥漿物を作る とともに該泥漿物をドクターブレード法やカレンダーロ ール法を採用することによってグリーンシート(生シー ト)と作製する。そして、メタライズ配線層3及び接続 パッドとして、適当な金属粉末に有機バインダー、可塑 剤、溶剤を添加混合して得た金属ペーストを前記グリー ンシートに周知のスクリーン印刷法により所定パターン に印刷塗布する。また、場合によっては、前記グリーン シートに適当な打ち抜き加工してスルーホールを形成 し、このホール内にもメタライズペーストを充填する。 そしてこれらのグリーンシートを複数枚積層し、グリー ンシートとメタライズとを同時焼成することにより多層 構造のパッケージを得ることができる。

[0042]

【実施例】以下、本発明をさらに具体的な例で説明す

る。 実施例1

結晶性ガラスとして、

- ①重量比率で15%BaO-25%ZnO-45%P₂
   O₅-10%Al₂O₅-5%SiO₂(熱膨張係数10ppm/℃、屈伏点500℃)
- ②重量比率で20%BaO-5%Al2 O; -10%N a2O-10%K2O-55%SiO2(熱膨張係数1 0ppm/℃、屈伏点650℃)
- 10 ② 重量比率で25%BaO-10%Al2 Os -5%B 2 Os-60%SiO2 (熱膨張係数8ppm/℃、屈伏 点800℃)
  - ④重量比率で25%BaO-2%Al₂O₃-1%B₂O₃-72%SiO₂(熱膨張係数8ppm/℃、屈伏点850℃)
  - の3種のガラスを準備し、このガラスに対して表1に示すようにフィラー成分として、
  - フォルステライト (2 MgO・SiO₂、熱膨張係数10 ppm/℃)
- 20 クォーツ(SiO₂、熱膨張係数15ppm/℃)クリストパライト(SiO₂、熱膨張係数20ppm/℃)
  - ペタライト(LiAISi, O₁o、熱膨張係数8ppm/℃)

MgO (熱膨張係数9ppm/℃)

ネフェリン (Na<sub>2</sub> O·Al<sub>2</sub> O<sub>8</sub> · 2SiO<sub>2</sub> 、熱膨 張係数10ppm/℃)

ムライト (3 A l<sub>2</sub> O<sub>3</sub> · 2 S i O<sub>2</sub> 、熱膨張係数4 p pm/℃)

30 アルミナ(Al<sub>2</sub>O<sub>3</sub>、熱膨張係数7ppm/℃) を用いて表1に示す調合組成になるように秤量混合した。この混合物を粉砕後、有機パインダーを添加して十分に混合した後、1軸プレス法により3.5×3.5× 15mmの形状の成形体を作製し、この成形体を700 ℃の大気中で脱パインダ処理した後、大気中で650~ 1200℃で焼成して焼結体を作製した。

[0043] 次に、上記のようにして得られた焼結体に 対して $40\sim400$ ℃の熱能張係数を測定し表1に示し た。また、焼結体を直径 $60\,\mathrm{mm}$ 、厚さ $2\,\mathrm{mm}$ に加工

- 40 し、JISC2141の手法で比誘電率と誘電損失を求めた。測定はLCRメータ (Y. H. P4284A)を用いて行い、1MHz、1.0Vrsmの条件で25℃における静電容量を測定し、この静電容量から25℃における比誘電率を測定した。
  - 【0044】次に、表1における各原料組成物を用いて、溶媒としてトルエンとイソプロピルアルコール、バインダーとしてアクリル樹脂、可塑剤としてDBP(ジブチルフタレート)を用いてドクタープレード法により厚み500μmのグリーンシートを作製した。
- 50 【0045】このグリーンシートの表面にAg-Ptメ

タライズペーストをスクリーン印刷法に基づきメタライズ配線層を塗布した。また、グリーンシートの所定箇所にスルーホールを形成しスルーホール内が最終的に基板の下面に露出するように形成し、そのスルーホール内にもAg-Ptメタライズペーストを充填した。そして、メタライズペーストが塗布されたグリーンシートをスルーホールの位置合わせを行いながら6枚積層し圧着した。

【0046】この積層体を700℃で大気中で脱パインダ後、各焼成温度で大気中でメタライズ配線層と絶縁基板とを同時に焼成しパッケージ用の配線基板を作製した。この時、同時焼成によるAgメタライズ層に対して、メタライズ層の溶融、焼結不良についての評価を行った。

【0047】次に、配線基板の下面にスルーホールに接続する箇所に凹部を形成しAg-Pt メタライズからなる接続パッドを作製した。そして、その接続パッドに図1に示すように半田(錫60~10%-鉛40~90%)からなる接続端子を取着した。なお、接続端子は、1cm²当たり30端子の密度で配線基板の下面全体に形成した。

12

【0048】一方、ガラス-エポキシ基板からなる40~800℃における熱態張係数が13ppm/℃の絶縁体の表面に銅箔からなる配線導体が形成されたプリント基板を準備し、上記のパッケージ用配線基板をプリント基板の上の配線導体とパッケージ用絶縁基板の接続端子が接続されるように位置合わせし、これをN₂の雰囲気中で260℃で3分間熱処理しパッケージ用配線基板をプリント基板表面に実装した。この熱処理によりパッケージ用配線基板の半田からなる接続端子が溶けてプリント基板の配線導体と電気的に接続されたことを確認した。

【0049】(実装時の熱サイクル試験)上記のようにしてパッケージ用配線基板をプリント基板表面に実装したものを大気の雰囲気にて-40℃と125℃の各温度に制御した恒温槽に試験サンプルを15分/15分の保持を1サイクルとして最高1000サイクル繰り返した。そして、各サイクル毎にプリント基板の配線導体とパッケージ用配線基板との電気抵抗を測定し電気抵抗に変化が現れるまでのサイクル数を表1に示した。

20 【0050】 【表1】

14

1	網	(体((水))	<b>經</b>	蜡醇	<b>被</b>	BSS#	鼷		<b>数</b> //
rva.	軂	フィラー	**************************************	輕,	(C)		×10**	PER ASTURI	9
1	O 45	7#4571} 55	750	890	12.6	6.3	30	贷好	>1000
* 2	OD 100		400	650	12.1	5.5	29	<b>炒切用的不良</b>	
3	<b>6</b> 33	<b>개체가 67</b>	750	990	11,2	6.8	25	與	>1000
4	O 30	图作機	720	950	12.Z	6.7	16	槌	>1000
5	8	附外里	700	950	12.9	7.1	31	啟行	>1000
<b>*</b> 5	O 50	渺洲 18	820	900	6,0	6.9	46	政好	200
<b>*</b> 7	O 85	<del>91-7</del> 15	SOD	700	9.1	5.7	Z1	がび 施	5 <b>73</b> 3
В	9	## 7 50	700	B50	17.5	5.0	49	RAF	>1000
<b>*</b> 9	<b>O</b> 15	91-7 85	1200	1200	器を化不足のため間にせず				
10	O 45	稻 智	790	950	13.2	5.7	57	與好	>1000
11	OD 45	<b>州사</b> /5小 55	700	950	17.5	5.0	51	<b>P\$</b>	>1000
12	O 45	<b>57사사 55</b>	790	950	12.5	6,3	31	與	>1000
13	O 45	4分 25	650	850	10.5	7.0	56	段好	>1000
14	OD 45	划 5	760	900	12.2	5.6	35	段好	>1000
<b>*15</b>	OD 85	初功 15	480	700	12.3	6.1	30	<b>沙</b> / 次 烷基不良	
*15	O 50	47(1 50)	720	960	6.1	5.7	37	與好	200
17	20 80	7出れデイト 20	750	8S0	12.2	7.2	32	段好	>1000
<b>*1</b> B	(2) 85	<del>/1 7</del> 15	580	850	12.4	5.5	26	坊 亿 婉結不良	
*19	<b>(2)</b> 80	21-7 40	730	900	26.0	6.4	37	與好	300
<b>2</b> D	<b>②</b> 55	稻 18	730	900	17.3	6.9	37	鐭	>1000
21	<b>20</b> 75	粉奶店	700	850	18.0	6.B	34	良好	>1000
<b>Z</b> Z	<b>②</b> 75	<b>55以外) 25</b>	630	850	12.5	7.1	40	斑籽	>1000
ĸ	<b>②</b> 75	4개 25	600	890	10,3	6.6	36	庭好	>1000
24	න න	<b>粉粉 25</b>	640	850	ILB	7.6	37	良好	>1000
25	Ø 65	班的"奇	690	850	IL,5	6.9	35	與	>1000
<b>*2</b> 5	<b>②</b> 90	5 <del>1-7</del> 10	680	850	12.1	5.7	21	<b>労び盟</b>	時不良
Z7	<b>(3)</b> 75	分 四	730	900	12.7	5.5	t9	段好	>1000
28	(S) 60	17-7 40	760	910	13.2	5.2	L8	良好	>1000
29	<b>②</b> 80	11-7 20	700	900	12,5	6,1	20	良好	>1000
30	<b>©</b> 75	<b>分</b> 7 四	760	910	13.0	6.0	18	良好	>1000
*日は本の野の戦略小の危が心示す。									

【0051】表1より明らかなように、ガラスの含有量が20体積%より少ない試料No.9では、緻密な焼結体を得ることができず、80体積%を越える試料No.2,7,15,18、26では低温で磁器が緻密化してしまいメタライズが焼結されず同時焼成できなかった。また、ガラス量が適当であっても、フィラーとの組み合わせによって焼結体の熱膨張係数が8~18ppm/℃を逸脱する試料No.6、16および19では、熱サイクル試験において200~300サイクルで抵抗変化が生じた。

【0052】これに対してガラス量が適量でその焼結体の熱膨張係数が8~18ppm/℃の本発明品はAg−Ptメタライズの同時焼成も良好であり、これを用いて作製したパッケージ用配線基板では昇降温1000サイクル後もプリント基板の配線導体とパッケージ用配線基板との間に電気抵抗変化は全く見られず、極めて安定で良好な電気的接続状態を維持できた。

[0053]

【発明の効果】以上詳述したように、本発明の配線基板 および半導体素子収納用パッケージによれば、熱態張係 数が大きいプリント基板などの外部電気回路基板に実装した場合に、両者の熱膨張係数の差に起因する応力発生を抑制し、パッケージと外部電気回路とを長期間にわたり正確、かつ強固に電気的接続させることが可能となる。しかも、半導体回路素子の大型化による多ピン化に十分対応できる信頼性の高いパッケージの実装構造を実現できる。

【0054】さらに、銅などのメタライズとの同時焼成が可能であるために、高品質で且つ安価な配線基板およ び半導体素子収納用パッケージを提供できる。

### 【図面の簡単な説明】

【符号の説明】

【図1】本発明のBGA型の半導体素子収納用パッケージの実装構造を説明するための断面図である。

【図2】図1の要部拡大断面図である。

【図3】接続端子の他の実施例における要部拡大断面図 である。

【図4】本発明のリードレスチップキャリア型のパッケージの実装構造を説明するための断面図である。

50 A 半導体素子収納用パッケージ

15

- B 外部電気回路基板
- C LCC型パッケージ
- 1 絶縁基板
- 2,12 蓋体
- 3 メタライズ配線層
- 4 接続端子
- 4 a接続パッド
- 4 b突起状端子

5 半導体素子

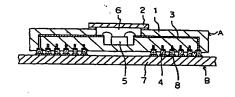
- 6 キャビティ
- 7 絶縁体
- 8 配線導体
- 9 球状端子
- 10,11 低融点口ウ材
- 13 導電層

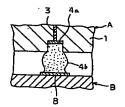
[図1]

10

[図2]

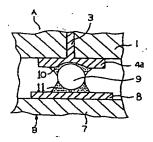
16



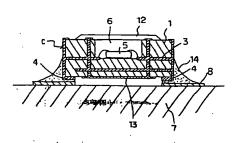


20

[図3]



【図4】



フロントページの続き

(51) Int. Cl. <sup>6</sup>

識別記号 庁内整理番号

FΙ

技術表示箇所

H05K 1/03

610

H01L 23/12

(72)発明者 米倉 秀人

鹿児島県国分市山下町1番4号 京セラ株 式会社総合研究所内

(72) 発明者 浜田 紀彰

鹿児島県国分市山下町1番4号 京セラ株

式会社総合研究所内